

Best Available Copy

⑯ 日本国特許庁 (JP)

⑯ 特許出願公開

⑯ 公開特許公報 (A)

平3-289779

⑯ Int. Cl. 5

H 04 N 5/335
A 61 B 1/04

識別記号

370

府内整理番号

Z
8838-5C
8406-4C

⑯ 公開 平成3年(1991)12月19日

審査請求 未請求 請求項の数 1 (全14頁)

⑯ 発明の名称 低消費電力撮像装置

⑯ 特 願 平1-317127

⑯ 出 願 平1(1989)12月4日

⑯ 発明者 ジヤロスラブ・ヒネチ
エク 茨城県稲敷郡美浦村木原2355 日本テキサス・インスツル
メンツ株式会社内

⑯ 発明者 上原 政夫 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学工業
株式会社内

⑯ 出願人 日本テキサス・インス
ツルメンツ株式会社 東京都港区北青山3丁目6番12号 青山富士ビル

⑯ 出願人 オリンパス光学工業株
式会社 東京都渋谷区幡ヶ谷2丁目43番2号

⑯ 代理人 弁理士 伊藤 進

明細書

1. 発明の名称

低消費電力撮像装置

2. 特許請求の範囲

被写体を撮像するために用いられ、光電変換機能を有する固体撮像素子と、該固体撮像素子で光電変換された信号を出力させるためのドライブ手段と、前記固体撮像素子から出力された信号を少なくとも電流増幅するバッファ手段と、該バッファ手段の出力信号を伝送するための信号伝送ケーブルと、該信号伝送ケーブルで伝送された信号に対し、信号処理してモニタ手段に映像表示するための映像信号を生成する信号処理手段とを備えた撮像装置において、

前記固体撮像素子から信号を出力させる信号読み出し期間に対し、信号を出力させない非信号読み出し期間での前記バッファ手段の電力消費を低減化する電力消費低減化手段を設けたことを特徴とする低消費電力撮像装置。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は信号読み出しを行わない期間における撮像手段での電力消費を低減する低消費電力撮像装置に関する。

【従来技術】

近年、CCD(電荷結合素子)等の固体撮像素子を用いた撮像装置が種々提案されている。又、特殊な撮像装置として、前記固体撮像素子を用いた内視鏡も種々提案されている。このような内視鏡に於いてCCDと一緒に又は別体に色フィルタを設ける方法と、3原色光を順次切換えてCCDに照射する方法が知られている。これらの詳細な構成については、例えば特開昭51-65962及び特開昭55-54933号公報に記載されている。

又、これら装置の固体撮像素子周辺の実装及び出力信号の伝送に関しては、例えば本出願人による実公昭57-19122及び特開昭61-61588号公報に詳しく記載されている。

第15図は例えば特開昭51-65962号に

開示されたものと類似した従来の電子内視鏡装置1を示す。

この電子内視鏡装置1は、電子スコープ2と、この電子スコープ2に照明光を供給する光源部3及び電子スコープ2の撮像手段に対する信号処理を行う信号処理部4を内蔵したビデオプロセッサ(装置本体とも呼ぶ)5と、信号処理部4で信号処理して生成した標準的な映像信号を表示するカラーモニタ6とから構成される。

上記電子スコープ2は、細長の挿入部7を有し、この挿入部7の後端に太幅の操作部8が形成されている。挿入部7内には照明光を伝送するライトガイド9が挿通され、操作部8から延出されたライトガイド9の端部を光源部3に装着することにより、光源部3から照明光が供給される。

即ち、ランプ11から発せられた白色光は、レンズ12で集光され、モータ13によって回転駆動される回転フィルタ14を通すことにより、この回転フィルタ14の周方向に取付けられた赤(R)、緑(G)、青(B)の各波長域の光を透

を経てビデオプロセッサ5内のプリプロセス回路25に伝送される。

このプリプロセス回路25では、CCDドライバ信号の水平転送クロックと同期してCCD21から出力された信号からベースバンド信号を抽出し、プリプロセス回路25内の図示しないガンマ回路でガンマ補正が行われる。このガンマ補正された信号は、A/Dコンバータ26によってデジタル信号に変換され、同時化のためのR、G、Bメモリ27R、27G、26Bに制御部28の制御信号で順次書き込まれる。

例えば、赤の色透過フィルタ15を通して赤の照明光のもとでCCD21で光電変換された信号はRメモリ27Rに書き込まれる。

これらメモリ27R、27G、26Bに一時的に書き込まれ各信号は、同時に読み出されて同時化されたデジタルRGB信号に変換され、これらデジタルRGB信号はD/Aコンバータ29R、29G、29Bによって、標準的なアナログRGB信号に変換される。これらRGB信号は視覚的

過する色透過フィルタ15R、15G、15Bが光路中に順次介装されることによって、RGBシーケンシャル光に変換される。このRGB(シーケンシャル)光は、レンズ16により集光され、ライトガイド9の一方の端面に照射される。このライトガイド9によって、RGB光は伝送され、スコープ先端部17側の端面からさらに照明レンズ18を経て被写体側に出射される。

被写体からの反射光は、スコープ先端部17に取付けられた対物レンズ19によって、その焦点面に配設された固体撮像素子としてのCCD21に被写体像を結ぶ。このCCD21によって光電変換され、被写体像に対応した電荷として蓄積される。

上記CCD21は、ビデオプロセッサ5内のCCDドライバ22からのCCDドライバ信号の印加により、電荷が読み出され、この読み出された信号はバッファアンプ23により電波増幅され、スコープ2内、つまり挿入部7内及び操作部8から延出されたコード内を挿通された伝送ケーブル24

に鮮鋭度を改善するためのエンハンス回路31R、31G、31Bに入力され、輪郭強調が行われた後、バッファアンプ32R、32G、32Bを経てカラーモニタ6に出力され、被写体像がカラー表示される。

尚、制御部28には、同期信号発生器33から同期信号が入力され、この同期信号と同期してA/Dコンバータ26のA/D変換、メモリ27R、27G、27Bのリード/ライト、D/Aコンバータ29R、29G、29BのD/A変換、モータ13の回転速度、CCDドライバ22のドライバ信号のタイミングの制御を行う。

この図に示す従来例を含めて、一般に電子内視鏡装置では、電子スコープ2を体腔内に挿入して、各種の部位を診断或いは処置具等を用いて処置することができるようするために先端径及び硬性部長は細く、短いことが要求され、このため使用できる固体撮像素子の大きさが制約される。この制約から、固体撮像素子の画素数も制約されることになる。ま

た、患者データ等、必要とされる情報を見易く表示するためにも、観察モニタにおいて、固体撮像素子で撮像した被写体像を全画面に表示することは行われず、この従来例では通常行われている場合と同様に第16図に示すように1/2程度の表示サイズで表示される。尚、第16図において画面の左側には上記患者データ等が同時に表示されるようにしてある。

又、この従来例では白黒(モノクロ)の固体撮像素子(具体的にはCCD21)を用いてR, G, Bの3原色光をシーケンシャルに照射する、いわゆる面順次方式を採用しているので、適正な明るさで観察できる距離範囲を確保するために照明期間を長くして1フレーム/フィールド当たりでの照明光量を大きくすることが望ましく、CCD21からは高速で信号読み出しが行なって、読み出し期間を短くし、読み出した信号を同時化のためのR, G, Bメモリ27R, 27G, 27Bに一時書き込み、該R, G, Bメモリ27R, 27G, 27Bから読み出す時に標準のビデオ信号速度で読み出すようにし

てアース間に接続した抵抗Rはマッチング抵抗である。

ところで、特性的に数MHzの帯域を有するCCD21の出力信号を50Ωから75Ωのケーブル24で伝送するためには、バッファアンプ23を構成するトランジスタ34に数mAから数十mAの電流を流す必要があり、この電流によるパワー消費はトランジスタ34とエミッタ抵抗R1による消費の和、つまり $P = I_c \times V_{ce} + I_e \times R_1$ となって、その発熱量が直近に配設されたCCD21の温度上昇をもたらす。ここで I_c はトランジスタ34のコレクタ電流、 V_{ce} はコレクタ・エミッタ間電圧、 I_e はエミッタ電流である。

[発明が解決しようとする問題点]

一般にCCD21等の固体撮像素子は温度上昇と共に、暗電流が増加し、画質の劣化を招く。通常、この固体撮像素子の動作保証温度は絶対最大定格としてほぼ55℃前後であり、特に高画素数のものであって、複数の水平転送方式の固体撮像素子では上記バッファアンプ23が複数回路必要

ている。

ところで、第15図のスコープ2内のCCD21の出力信号の伝送系は第17図のようになる。

スコープ先端部17からビデオプロセッサ(本体装置)5に至る伝送ケーブル24の長さは、通常2mから3m程度であり、この間を特性の劣化を極力少なくして伝送する為に、同軸ケーブル24が使用され、この同軸ケーブル24をドライブするためにCCD21の直近に配設したエミッタフォロワ接続のトランジスタ34及びエミッタ抵抗R1からなるバッファアンプ23が必要となる。

CCD21の信号出力端はトランジスタ34のベースに接続され、CCD21の電源端及びトランジスタ34のコレクタは電源線35を介して表示しない電源回路の電源端+Vccに接続されている。

上記同軸ケーブル24の特性インピーダンスは通常50Ωから75Ω程度であり、エミッタと同軸ケーブル24の一端との間に介装した抵抗Rとビデオプロセッサ5側の同軸ケーブル24の端部

となり、この絶対最大定格の上限温度範囲を越えてしまう事があった。

上述のように従来方式にあっては伝送ケーブル24の駆動用バッファアンプ23による発熱が大きくなり、暗電流の増加による画質の劣化を招いたり、固体撮像素子の絶対最大定格の上限温度範囲を越えてしまい寿命を短くしてしまうという致命的なダメージを与えるという問題があった。

本発明は上述した点にかんがみてなされたもので、伝送される信号に対する特性を確保でき、固体撮像素子のバッファ手段での発熱を低減化できる低消費電力撮像装置を提供することを目的とする。

[問題点を解決する手段及び作用]

本発明では、固体撮像素子と、その付近に設けられたバッファ手段と、該バッファ手段で電流増幅された信号を信号処理手段側に伝送する信号伝送ケーブルとを備えた撮像装置において、前記バッファ手段を固体撮像素子に対する信号読み出しを行わない非読み出し期間での電力消費を低くする電

力消費低減化手段を設けることにより、バッファ手段での電力消費を低減化して固体撮像素子の温度上昇を抑えたり、暗電流を低減化できるようにしている。

【実施例】

以下、図面を参照して本発明を具体的に説明する。

第1図ないし第5図は本発明の第1実施例に係り、第1図は第1実施例における信号伝送系の主要部を示し、第2図は第1実施例の全体構成を示し、第3図はCCDの概略の内部構造を示し、第4図はスイッチ回路の具体的構成例を示し、第5図は第1実施例の動作説明図を示す。

第2図に示すように第1実施例の撮像装置としての電子内視鏡装置41は、第15図に示す従来例において、バッファアンプ23の電源端がスコープ2内を挿通された電源線42を介してビデオプロセッサ5内に設けたスイッチ回路43の一端に接続され、このスイッチ回路43の他端は図示しない電源回路の電源端Vccに接続されている。

とを備え、パラレル転送クロックφの印加により水平(横)方向の1ライン画素分づつ垂直方向に転送され、最も下の1ライン画素分の電荷はシリアルレジスタに転送される。このシリアルレジスタに転送された電荷はシリアル転送クロックφsの印加により、1画素ごとの電荷が電荷検出回路50により電圧信号に変換され、信号出力端からバッファアンプ23を構成するトランジスタ34のベースに順次出力される。

尚、イメージエリアには黒レベルの基準値を与えるために、遮光されたダークリファレンスエリアが設けてある。

又、イメージエリアにはアンチブルーミング信号φABGにより、ブルーミングが抑制される。

又、パラレル転送クロックφpは、シリアルレジスタに残った電荷をダンプドレインに移すゲートにも印加される。

上記CCD44の電荷検出回路50の電源端は電源線35と接続され、電源電圧Vccが印加され、サブストレートはGNDに接続される。

このスイッチ43は例えば制御部28からの切換を行う制御信号により、ON/OFFされる。

又、第15図に示すCCD21の代りに第3図にその概略を示す内部構造のCCD44が用いてある。

従来技術の所で説明したように、撮像のために用いる固体撮像元件(この実施例ではCCD44)の大きさは細く短いスコープ先端部17内に収納できることが必要とされるので、この実施例では小型化等に適した第3図に示すCCD44を用いている。

このCCD44は、バーチャルフェーズ構造により、電極が1層構造であることに加えて、ブルーミング抑制に、OVD(オーバーフロードライン)の必要のない独自の方法を用いており、現在実現されているイメージセンサの中では最も小型である。又、温度上昇による暗電流の増加も他の方式のCCDに比べ少ない利点を有している。

第3図において、イメージエリアは光電変換して電荷として蓄積する機能と、パラレル転送機能

この第1実施例におけるCCD44から出力される信号をビデオプロセッサ5側に伝送する伝送系の構成を第1図に示す。(第3図では送電端側を示す。)

第1図に示す伝送系は、第17図に示す伝送系において、CCD21の代りにCCD44を用い、トランジスタ34のコレクタを電源線42、スイッチ回路43を介して電源端Vccに接続した構造になっている。

上記スイッチ回路43は、例えば第4図(a)に示すバイポーラトランジスタ51及び抵抗52で構成したり、同図(b)に示す電界効果型トランジスタ(FET)53で構成することができる。

トランジスタ51のコレクタは電源端Vccに接続され、エミッタは電源線42を介してバッファアンプ23を構成するトランジスタ34のコレクタに接続され、ベースは抵抗52を介して制御部28と接続されている。この制御部28は、第5図(c)に示す信号読み出し期間と同期した同図(d)に示す制御信号を出力し、この制御信号によりト

ランジスタ51をON/OFFして、バッファアンプ23(のトランジスタ34)に電力を供給したり、電力供給を停止する。

つまりトランジスタ51は、信号読み出し期間ではONされてトランジスタ34に電力を供給して、バッファアンプ23の本来の機能(同軸ケーブル24を介して受電端側に信号伝送を行い得るよう電流増幅する機能)を行い、信号読み出し期間以外の期間(非読み出し期間と記す。)ではトランジスタ51がOFFにされて電力が供給されなくなり、この非読み出し期間ではトランジスタ34のコレクタ・エミッタ間に電流が流れなくなり、バッファアンプ23での電力消費をほぼ零にできるようしている。

第4図(b)に示すFET53を用いてスイッチ回路43を形成した場合には、例えばNチャネルのエンハンスタイプMOS形FETのドレインは電源端Vccに、ソースは電源線42を介してバッファアンプ23に、ゲートは制御部28に接続され、制御信号によりソース・ドレイン間がON

/OFFされる。接合形のFETを用いて制御信号をON/OFFさせても良い。

その他の構成は第15図に示す従来例と同一であり、同一構成要素には同符号で示してある。

次にこの第1実施例の作用を以下に説明する。

この第1実施例は面順次方式の電子内視鏡装置41であり、第5図(a)に示すように、垂直同期信号に同期して、回転カラーフィルタ14はモータ13により回転されるので、被写体は色透過フィルタ15R, 15G, 15Bを透過したR, G, Bの色光でシーケンシャルに照明され、従ってCCD44はこれらの各色光のもとでの成分画像の電荷が蓄積されることになる。これを第5図(b)ではR露光、G露光、B露光で示している。色透過フィルタ15R, 15G, 15Bが照明光路中に介装されていない各露光期間では、第5図(c)に示すようにCCD44に蓄積された電荷を読み出す信号読み出し期間となり、CCDドライバ22からのドライブ信号によりCCD44から電荷が読み出される。

第5図に示す状態は、露光期間と信号読み出し期間とがほぼ等しい場合、つまり露光期間と信号読み出し期間はこれらを合わせた全期間のほぼ50%であることを示している。

上記信号読み出し期間に同期して、制御部28は、スイッチ回路43に第5図(d)に示す制御信号を出力し、信号読み出し期間のみスイッチ回路43をONして、バッファアンプ23に電力を供給し、CCD44から読み出された信号をバッファアンプ23で電流増幅して低インピーダンスに変換し、同軸ケーブル24を経て受電端に接続されたブリッジセス回路25に伝送する。この伝送された信号は信号処理部4で信号処理されて標準的な映像信号に変換され、カラーモニタ6で被写体像をカラー表示する。

この信号読み出し期間から露光期間(又は非読み出し期間)になると、スイッチ回路43はOFFとなり、バッファアンプ23には電力が供給されなくなり、この期間バッファアンプ23での電力消費は殆ど零となる。信号読み出し期間は非読み出し期

間とほぼ等しいので、バッファアンプ23での電力消費量は従来例に比べてほぼ1/2に低減化でき、発熱量もこれと等しい値に低減化できる。

このバッファアンプ23での発熱量を大幅に低減化できるので、特に小さいスペース内にバッファアンプ23とCCD44とが接近して配設されるような実装が行なわれる場合、CCD44が加熱されて温度上昇することを有効に抑制できることになる。

従って、この第1実施例によればCCD44の暗電流の増大を抑制でき、映像信号の劣化を防止でき、S/Nの良い画像を得ることができることになる。又、温度上昇を抑制できるので、CCD44が最大定格の温度以上に加熱されるのを防止でき、CCD44の熱破損とか寿命の低下を防止できることになる。

尚、非信号読み出し期間にバッファアンプ23への電力供給を停止しても、信号を転送する必要がないので問題はない。しかし、例えば非信号読み出し期間から信号読み出し期間へ切換を行った場合又

はこの逆の切換を行った場合、バッファアンプ23に供給される電源電圧にトランジメント部分が発生して、伝送信号にスパイク状ノイズが発生する場合には、第5図(d')に示すように、信号読み出し期間より少し前に制御信号をアクティブにすると共に、信号読み出し期間後、少し経過するまでアクティブに保つようにすれば良い。この場合には、スパイク状ノイズが伝送系に発生しても、信号の読み込みは行われないので支障ない。

又、第6図に示すようにスイッチ回路43の負荷端子にスパイク状ノイズの発生を防止する為の抵抗55a及びコンデンサ55bからなる積分回路55を設けるようにしても良い。この場合のスイッチ回路43への制御信号は、第5図(d')を用いたり、立上がりはこの図(d')と同じで立下がりは同図(d)と一致させても良い。

第7図は本発明の第2実施例における摄像系及びバッファ手段を示す。

この第2実施例は、第2図に示す第1実施例において、CCD44の代りに第7図に示すCCD

61が用いてあり、このCCD61に対応したバッファアンプ62を用いている。

第7図に示すCCD61は、第3図に示すCCD44と同じバーチャルフェース構造による、より高画素化を図ったCCDである。一般に面順次方式の電子内視鏡装置においては、CCDからの読み出し時間によって体腔内被写体への照明時間が決定されており、読み出し時間は直接的にシステムの明るさを左右している。本実施例のCCD61では高画素でありながら読み出し時間の短縮を行えるように、第1及び第2シリアルレジスタからなる2つのシリアルレジスタを備えている。

これら第1及び第2シリアルレジスタには、イメージエリアの各ラインの奇数画素及び偶数画素が転送され、転送された奇数画素及び偶数画素はシリアル転送クロックφsA, φsBにより順次シリアル転送され、電荷検出回路50A, 50Bを経て信号出力端OUTA, OUTBから第1バッファアンプ23A、第2バッファアンプ23Bにそれぞれ出力される。

上記第1、第2バッファアンプ23A, 23Bは同一回路構成であり、第1実施例のバッファアンプ23を2組設けてバッファアンプ62が形成されている。

第1及び第2バッファアンプ23A, 23Bを構成する両トランジスタ34A, 34Bのコレクタは接続され、電源線42を介してビデオプロセッサ5内のスイッチ回路43の一端に接続され、このスイッチ回路43の他端は電源端Vccに接続されている。

このスイッチ回路43は、第1実施例と同様に制御部28からの制御信号によってON/OFF制御される。

この第2実施例では、2つのシリアルレジスタを用いることにより、1つのシリアルレジスタの場合よりも読み出し時間を半分に短縮でき、照明期間（露光期間）を長くして、S/Nの良い明るい画像を得られるようにしている。

2つのシリアルレジスタを設けたために、第1及び第2バッファアンプ23A, 23Bが必要と

なり、2つのバッファアンプ23A, 23Bでの電力消費あるいは発熱量は1つのバッファアンプ23の場合の倍となる。

この実施例では、第1及び第2バッファアンプ23A, 23Bをそれぞれ構成するトランジスタ34A, 34Bの各コレクタをスイッチ回路43を経て電源端Vccに接続して、第5図(d)又は(d')のように、少なくとも信号読み出し期間にONして電力が供給されるようにし、非読み出し期間にはOFFして電力が供給されるのを停止して、発熱量の低減化を図っている。

上記各バッファアンプ23A, 23Bで電流増幅された信号は、それぞれ同軸ケーブル24A, 24Bを経てビデオプロセッサ5内の信号処理部に入力される。

この実施例の信号処理部は、例えば2つのプリプロセス回路（図示略）を有し、各プリプロセス回路でベースバンドの信号を生成し、その後サンプルホールドのタイミングを半画素分ずらしたサンプルホールド処理した両信号を加算し、1ライ

ンの画素信号を生成し、第2図に示すA/Dコンバータ26を経て各メモリ27R, 27G, 27Bに一時貯込まれる。

その他は第1実施例と同様の構成である。

この第2実施例によれば、画素数が多くなった場合に特に顕著になり易い暗電流の増大とか発熱量の増大による温度上昇を友好に防止できる。

尚、第1及び第2実施例におけるスイッチ回路43としては第4図に示すものに限らず、これらをIC化して汎用のアナログスイッチでも良い。又、スイッチ回路43をONした場合におけるスイッチ回路43のON抵抗による電圧降下が問題となる場合には、電気接点を有するメカニカルなリレーを用いても良い。

第8図は本発明の第3実施例の電子内視鏡装置71を示す。

この第3実施例は、第1図に示す第1実施例において、モザイクフィルタ72が取付けられたCCD73を内蔵した同時式電子スコープ2' と、白色光を出射する光源部3' 及び同時方式の信号

処理部4' からなるビデオプロセッサ5' と、カラー モニタ6とから構成される。

上記光源部3' は、光源ランプ11の白色光をコンテンツレンズ16によりライトガイド9に供給している。このライトガイド9により伝送された白色光で照明された被写体は対物レンズ19によってCCD73に結像される。この結像される光学像は色分離フィルタによって光学的に色分離される。

しかし、CCDドライバ22からのドライブ信号により、CCD73から読み出され、バッファアンプ23、同軸ケーブル24を経て信号処理部4' 内の輝度信号生成回路74及び色信号生成回路75に入力され、それぞれ輝度信号Yと色差信号R-Y, B-Yが生成され、輝度信号は混合器76で文字信号発生回路77からの文字信号と加算されて色差信号R-Y, B-Y及び同期信号と共に、エンコーダ78に入力され、コンポジットビデオ信号に変換され、カラー モニタ6に入力される。

この実施例では、ランプ11は常時発光され、被写体はライトガイド9を経て常時照明されている。従って、この実施例に用いられているCCD73はイメージエリアに垂直転送レジスタを設けたインターライン転送型のCCDが用いてあり、またCCD73は1フィールド毎に垂直転送を行えるタイプである。

この実施例でのモニタ表示例は第9図(a)に示すように、モニタ画面の右側寄りの中央部に内視鏡画像81が表示され、左側等には文字信号発生回路77を経て患者データ等を表示できるようにしてある。

又、第1実施例と同様に、CCD73の出力信号を増幅するバッファアンプ23は、スイッチ回路43を介して電力の供給が制御される。

この実施例では第10図(b)に示すように、CCD73は常時露光される。

一方、第10図(a)に示す垂直同期信号に同期して、第9図(a)の内視鏡画像81を表示するタイミングT1でCCD73には1フィールド分の

信号を読み出すドライブ信号が印加される。このタイミングT1は第9図(b)のT1にほぼ相当し、内視鏡画像81の表示が終了するT2のタイミングでドライブ信号は出力されなくなる。

このT1からT2までが第10図(c)に示す信号読み出し期間となり、この信号読み出し期間に同期して、同図(d)に示すように制御信号が出力され、バッファアンプ23には電力が供給され、CCD73から出力される信号を増幅し、同軸ケーブル24を経て受電端側に伝送する。

上記信号読み出しが行われない非読み出し期間では、制御信号は出力されなくなり、バッファアンプ23には電力が供給されないので、この期間での電力消費は殆ど零となる。

尚、上記非読み出し期間でも患者データ等の信号は出力され、モニタ画面は第9図のように表示されることになる。

この第3実施例の効果は第1実施例とほぼ同様である。

第1実施例で説明したように、信号読み出し期間

と一致して制御信号を出力した場合、スパイク状ノイズが伝送信号に混入する場合には、第10図(d')に示すようにすれば良い。

尚、第9図(a)から分るように内視鏡画像81は水平方向の右側に表示されるので、この内視鏡画像81に対応する映像信号は各水平期間の後半部分に出力され、前半部分ではCCD73から信号が出力されない。

従って、第10図(d)に示す制御信号の出力期間においても第9図(d)に示すように内視鏡画像81に対応する映像信号が実際にCCD73から読み出される期間(時刻t1からt2まで)のみ制御信号を出力することができる。

尚、制御信号を信号読み出し期間に一致させると、スパイク状ノイズが発生して映像信号に悪影響が生じる場合には、前述のように制御信号の出力期間を広げたり、第9図(d')に示すように立上がり及び立下がりを遅くした制御信号を出力して、スパイク状ノイズの発生を抑圧するようにしても良い。

一方、バッファアンプ23を構成するトランジスタ34のコレクタは、電源線35に接続される。

その他の構成は第1実施例と同様である。

この構成によれば、信号読み出し状態ではCCD44の出力信号はバッファアンプ23を構成するトランジスタ34により低インピーダンスに変換され、同軸ケーブル24、スイッチ回路43を経て抵抗R1'、コンデンサC1、抵抗Rからなる受動素子に供給される。ここで抵抗R1'は第1実施例におけるエミッタ抵抗R1に対応し、バッファアンプを線形に動作させるための直流バイアス電流を流すためのものとなる。

一方、この抵抗R1と直列のコンデンサC1及び抵抗Rは交流成分、つまりCCD44の出力信号を受けるための終端抵抗(終端素子)となる。

この実施例では、1本の電源線35とし、ビデオプロセッサ5側で信号伝送のための同軸ケーブル24をバイアス電流の流路として兼用させ、その受電端に介装したスイッチ回路43をON/OFFすることにより、実質上バッファアンプ23

第11図は本発明の第4実施例の主要部を示す。

上述の各実施例では、CCD44, 61, 73とバッファアンプ23, 62の各々に電源線35, 42を必要とし、これら電源線35, 42をスコープ内に押通しなければならない。又、バッファアンプ23, 62のエミッタ抵抗R1をCCD44, 61, 73の近くに設けているので、この抵抗R1での電力消費 $I_e \times R1$ が発生してしまう。

これら2点を改善したのが、この実施例である。

例えば第1実施例において、エミッタ抵抗R1をビデオプロセッサ5内の受電端側に移して(移した抵抗をR1'で表わす。)この抵抗R1'での電力消費による発熱がCCD44に影響しないようにし、スイッチ回路43をこの抵抗R1と直列に設けて電源線42を削減している。

つまり、同軸ケーブル24の受電端はスイッチ回路43及びエミッタ抵抗R1'の直列回路を介して接地され、このスイッチ回路43と抵抗R1'の接続点は、直流阻止コンデンサC1を介してプリプロセス回路25の入力端に接続される。

への電力の供給を制御する。つまり、ON時には本来のバッファアンプの機能を行わせ、OFF時には実質上電力が供給されないようにしている。

従って、この第1実施例は、第1実施例の効果を有すると共に、さらに上記2点を改善できる効果を有する。

この第4実施例は、第1実施例に適用したが、他の実施例にも適用できることは明らかである。

第12図は第5実施例における主要部を示す。

前述の実施例では、信号読み出し期間と一致するように供給電力をON/OFFした場合には、厳密に考えると、ON/OFFの時点ではバッファアンプ23, 62は定常動作とは異なる過渡的動作を行い、CCD44, 61, 73から読み出された信号に影響を及ぼす虞れがある。

この第5実施例ではこの点を改善するためのものである。

第11図に示す第4実施例において、スイッチ回路43を抵抗R1'とアースとの間に移し、且つこの抵抗R1'より大きな抵抗値の抵抗R2を

抵抗R1'及びスイッチ回路43と並列に設けた構成にしている。

この構成では、非説出し期間では、第12図に示すようにスイッチ回路43はOFFであり、バイアス電流はR1' < R2の関係の抵抗R2を介して流れ。

一方、信号説出し時にはスイッチ回路43はONとなり、抵抗R1'及びR2の並列合成抵抗を介して正規のバイアス電流が流れるようにしてスイッチ回路43のON/OFF時にトランジエントな動作状態が生じるのを抑止している。

尚、この動作からも明らかのように、第11図の抵抗R1'は第12図の抵抗R1'及び抵抗R2の並列合成抵抗に対応する。

尚、第12図のようとする代りに第11図において、スイッチ回路43をONからOFF及びこの逆にする場合、連続的に変化させるようにしても良い。

上述した各実施例では、電気信号で信号伝送を行っているが、第13図に示す第6実施例のよう

にファイバケーブル91を用いて信号伝送を行うようにしても良い。

CCD44の出力信号は電流ブースト回路92で電流増幅され、LED93等の発光素子に供給され、電気信号から光信号に変換される。このLED93の光信号は、レンズ94で集光されファイバケーブル91の一端に供給される。このファイバケーブル91によってビデオプロセッサ5に接続された他端まで光信号は伝送され、この他端に対向配置したレンズ95で集光され、フォトトランジスタ96等の受光素子で受光され、光電変換される。このフォトトランジスタ96のコレクタは電源端Vccに接続され、エミッタは抵抗rを介して接地されると共に、アリプロセス回路25の入力端に接続されている。

尚、電流ブースト回路92の電源端は、第1実施例と同様に電源線42を介してビデオプロセッサ5内のスイッチ回路43の一端に接続されている。

この第6実施例は第1実施例とほぼ同様の作用

効果を有する。

尚、例えば第6実施例において、第14図に示す変形例のようにスイッチ回路43をスコープ側に移し、CCD44をドライブするドライブ信号線97a, 97bを利用して切換信号で例えば NANDゲート98を介して駆動するようにしても良い。

上記信号線97a, 97bは例えば垂直転送クロックと水平転送クロックを伝送するもので、CCD44をドライブする場合、両信号は共に“H”となる期間がない信号線であり、これらの信号線97a, 97bは、ビデオプロセッサ5内で切換スイッチ99を介してCCDドライバ22及び

(抵抗r1, r2を介して)電源端Vccに接続される。この切換スイッチ99は、制御信号によって切換えられ、信号説出し期間にはドライバ22側が選択され、この状態では共に“H”となる信号レベル期間がないので、NANDゲート97の出力は“H”であり、スイッチ回路43はON状態を保持し、電流ブースト回路92には電力が供給

される。

一方、非説出し期間では、切換スイッチ99が電源端Vcc側に切換えられるので、 NANDゲート98の出力は“L”となり、スイッチ回路43はOFFとなり、電流ブースト回路92での電力消費を殆ど零となる。

この変形例によれば電源線42を省くことができる。

尚、面順次方式の各実施例において、スイッチ回路43をON/OFFする制御信号は回転カラーフィルタ14における照明期間を検出するための図示しないセンサの出力で生成するようにしても良い。

又、上述した各実施例を部分的に組合せて異なる実施例を構成することもできる。

尚、本発明はファイバスコープの接眼部にテレビカメラを装着したテレビカメラ外付けスコープにも適用できる。

又、バッファ手段を備えた任意のテレビカメラに適用した場合にも、バッファ手段での電力を低

減化できる利点を有する。

尚、本発明は第1及び第2実施例のCCD44.61のようなライン転送タイプのCCDに限らず、インターライン転送タイプとかフレームトランസトアタイプにも適用できる。又、CCDに限らずBDDその他の固体撮像素子の場合にも適用できる。

【発明の効果】

以上述べたように本発明によれば固体撮像素子の周辺部に配設されるバッファ手段に供給される電力をスイッチのON/OFF等で低減化する低減化手段と、その低減化手段を制御する制御手段とを設けて固体撮像素子から信号読み出しを行わない期間、バッファ手段での電力消費を低減化するようしているので、固体撮像素子の温度上昇を防ぎ、この温度上昇に伴う悪影響を防止できる。

4. 図面の簡単な説明

第1図ないし第5図は本発明の第1実施例に係り、第1図は第1実施例におけるCCD出力信号の信号伝送系の概略構成図、第2図は第1実施例の全体構成図、第3図はCCDの概略の内部構成

図、第4図(a)、(b)はスイッチ回路の具体的構成を示す回路図、第5図は第1実施例の動作説明図、第6図は第1実施例の変形例におけるスイッチ回路周辺部を示す回路図、第7図は本発明の第2実施例における撮像手段周辺部を示す構成図、第8図ないし第10図は本発明の第3実施例に係り、第8図は第3実施例の全体構成図、第9図はモニタ画面等を示す説明図、第10図は動作説明図、第11図は本発明の第4実施例における信号伝送系の概略構成図、第12図は本発明の第5実施例における信号伝送系の受電端周辺部を示す回路図、第13図は本発明の第6実施例における信号伝送系部分を示す構成図、第14図は第6実施例の変形例の主要部を示す構成図、第15図は従来例の全体構成図、第16図は従来例におけるモニタ表示例を示す説明図、第17図は従来例における信号伝送系の概略構成図である。

2…電子スコープ

3…光源部

4…信号処理部

5…ビデオプロセッサ

6…カラー モニタ

23…バッファアンプ

24…同軸ケーブル

34…トランジスタ

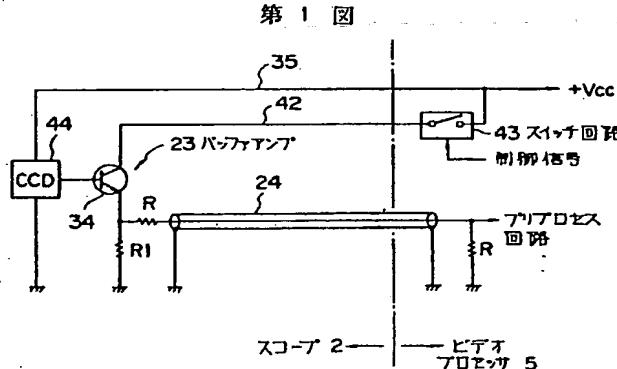
35, 42…電源線

41…電子内視鏡装置

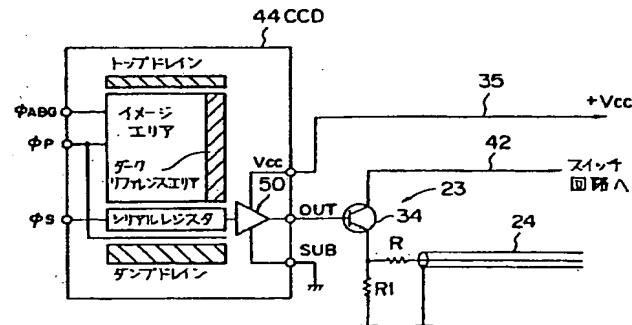
43…スイッチ回路

44…CCD

代理人弁理士伊藤 達

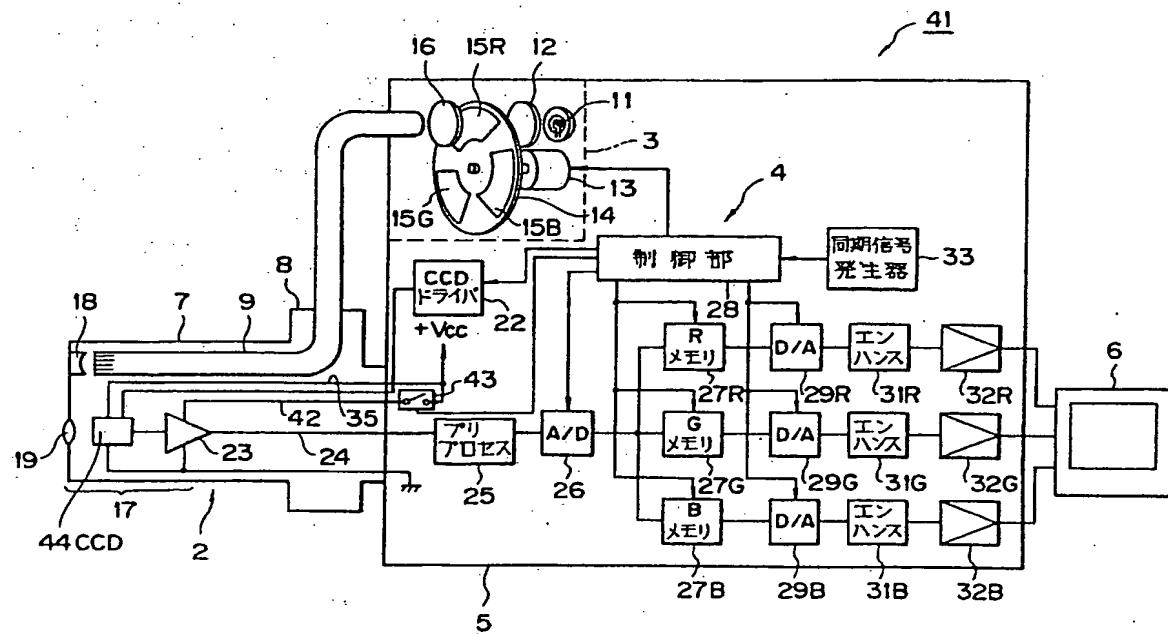


第1図

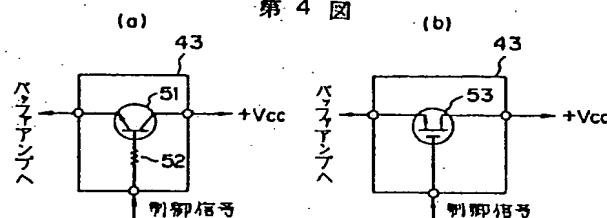


第3図

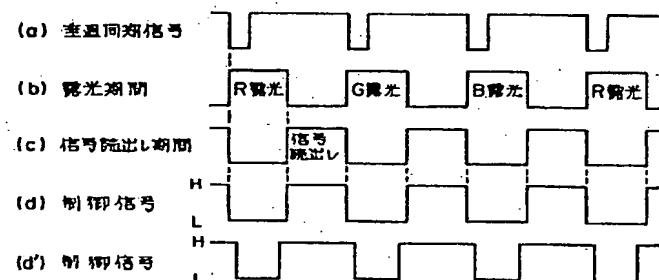
第 2 図



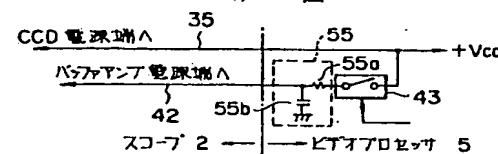
第 4 四



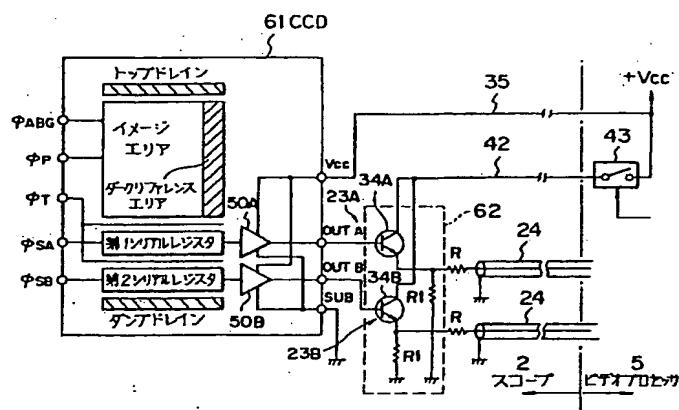
第 5 回



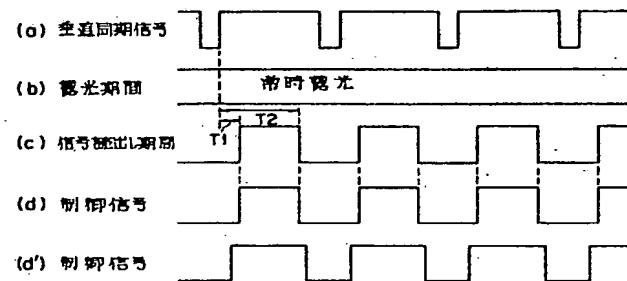
第 6 図



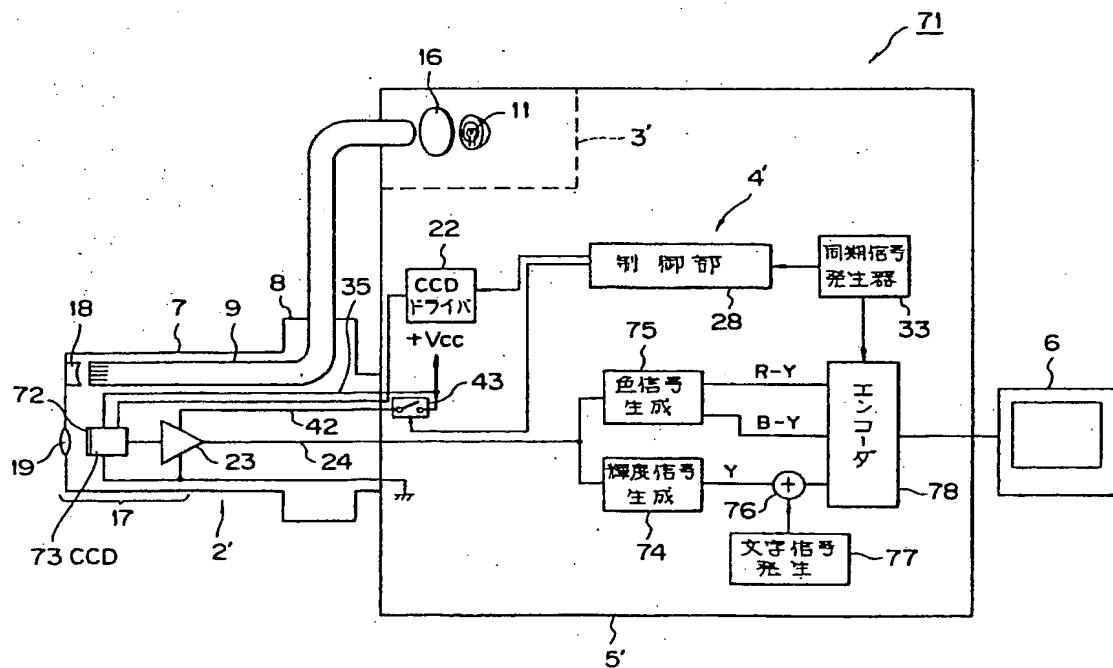
第 7 図



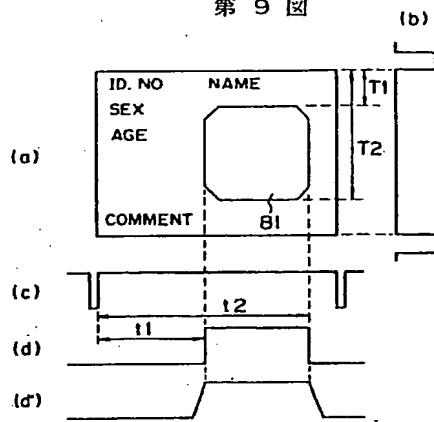
第 10 図



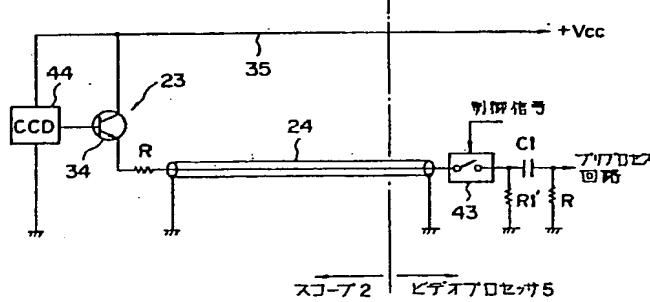
第 8 図



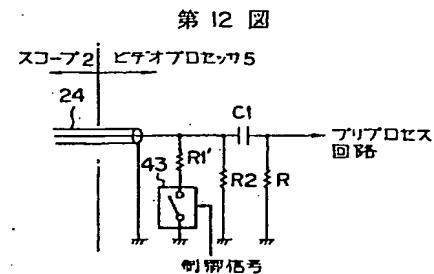
第9図



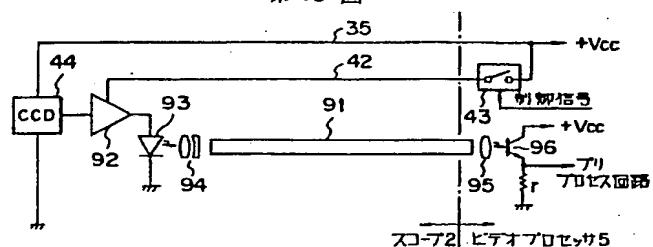
第11図



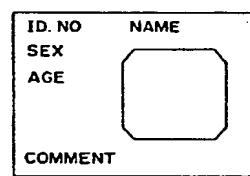
第12図



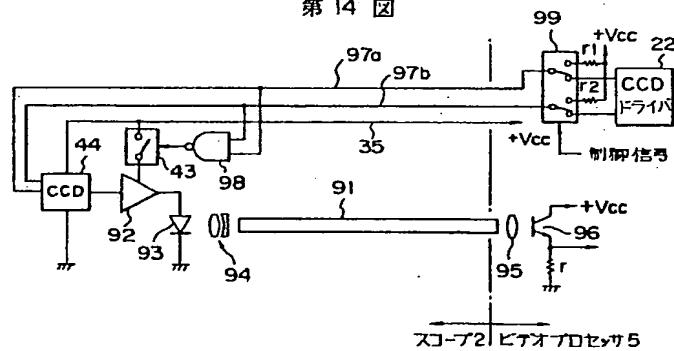
第13図



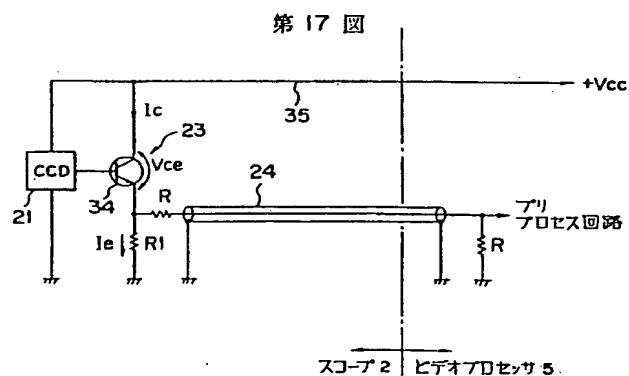
第16図



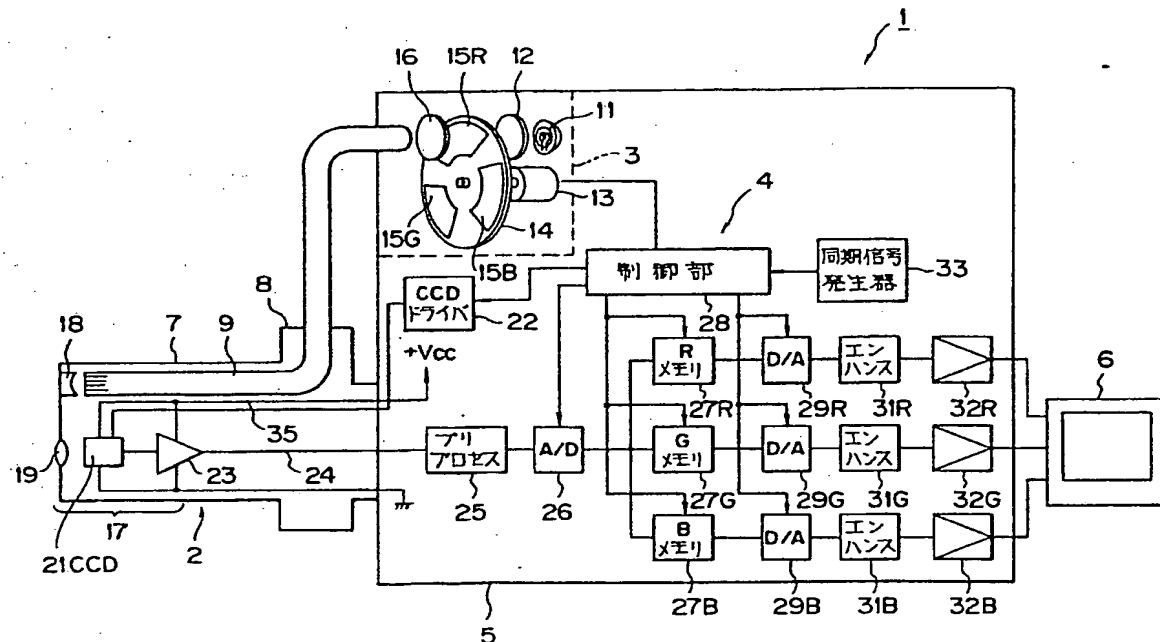
第14図



第17図



第 15 図



手稿補正釋(自序)

平成2年1月30日

特許庁長官 古田文毅殿

1. 事件の表示 平成1年特許願第317127号

2. 発明の名称 低消費電力撮像装置

3. 補正をする者 事件との関係

東京都港区北青山3丁目6番12号 青山富士ビル
日本テキサス・インスツルメンツ株式会社
代表者 石川 明(ほか1名)

4. 代理人
住 所 東京都新宿区西新宿7丁目4番4号
武蔵ビル6階 6 (371) 3561
氏 名 (7623) 井理士 伊藤 道

5. 稽正命令の日付 (自 疋)

6. 税正の対象　　明細書の「発明の詳細な説明」の構成

7. 補正の内容 別紙の通り

1. 明細書中第7ページの第1行目ないし第4行目に、「…見易く表示するためにも、…この従来例では…」とあるのを「…見易く表示するためにも、この従来例では…」に訂正します。
2. 明細書中第12ページの第7行目に、「…固体躍動元素…」とあるのを「…固体躍動元素…」に訂正します。
3. 明細書中第23ページの第7行目に、「…温度上昇を友好に防止…」とあるのを「…温度上昇を良好に防止…」に訂正します。
4. 明細書中第35ページの第5行目及び第6行目に、「…B D D その他…」とあるのを「…C M D その他…」に訂正します。

H3-289779

1. Title of the Invention

LOW POWER IMAGING APPARATUS

2. What is claimed is:

A low power imaging apparatus including a solid-state imaging device used for imaging an object and being able to convert an optical image thus produced to electric signals; a drive means for providing a drive signal for inducing said solid-state imaging device to transmit out the electric signals; a buffer means of at least current amplification of the signals produced by said solid-state imaging device; a signal transmission cable for carrying signals produced by said buffer means; and a signal processing means for signal processing of the signals carried by the signal transmission cable to produce video signals for image display on a monitor, said imaging apparatus characterized in that:

there is provided a power reduction means for reducing the power consumption of said buffer means during a period of signal non-readout wherein no signals is transmitted out from said solid-state imaging device, while the signals are transmitted therefrom during a period of signal readout.

3. Detailed Description of the Invention

[Field of Industrial Application]

The present invention relates to a low power imaging apparatus wherein the power consumption of an imaging means is reduced during a period wherein no signal readout takes place.

[Prior Art]

Various types of an imaging apparatus using a solid-state imaging device, such as CCD (charge-coupled device), have been proposed these days. Also proposed are various types of endoscope system as a special imaging apparatus using the aforementioned solid-state imaging device. It is known that a CCD in such an endoscope is exposed to radiation either through a color filter provided integrally with or separately from the CCD, or by sequentially switching three different light sources (red, green, and blue). The detailed procedures of these methods will be found in for instance Japanese Laid-Open Patent No.51-65962 in 1976 and Japanese Laid-Open Patent No.55-54933 in 1980.

For transmission of output signals and mountings around the solid-state imaging device in these apparatuses, detailed description will be found in for instance Japanese Laid-Open Utility Model Application Publication No.57-19122 in 1982 and Japanese Laid-Open Patent No.61-61588 in 1986 by the applicants of the present invention.

FIG. 15 shows a prior art electronic endoscope system 1 similar to the one disclosed in for instance Japanese Laid-Open Patent No.51-65962 in 1976.

The electronic endoscope system 1 comprises an electronic scope 2; a video processor 5 (also referred as system body) having therein a light source section

3 for supplying illumination light to the electronic scope 2 and a signal processing section 4 for signal processing relative to an imaging means of the electronic scope 2; and a color monitor 6 for displaying standard video signals produced and processed by the signal processing section 4.

The aforementioned electronic scope 2 has an elongate insertion section 7 having an increased diameter operation section 8 defined at its read end. A light guide 9 for transmitting the illumination light is extended through the insertion section 7. The supply of the illumination light from the light source section 3 is achieved by attaching an end portion of the light guide 9 extended out from the operation section 8 to the light source section 3.

To be more specific, white light emitted from a lamp 11 is collected by a lens 12, and passed through a rotation filter 14 rotated by a motor 13. The rotation filter 14 is circumferentially provided with color transmission filters 15R, 15G, and 15B for transmitting light of each wavelength of red (R), green (G), and blue (B), respectively. The color transmission filters are sequentially interposed in the optical path; thereby producing R, G, and B light sequentially. The R, G, and B sequential light is then collected by a lens 16 to be irradiated on one of the end faces of the light guide 9. The R, G, and B light is then transmitted through to the other end of the light guide 9 on a scope distal portion 17 side, further through an illumination lens 18, to exit toward the object side.

Light reflected from the object forms an image on a CCD 21 as a solid-state imaging device, which is disposed on a focal plane of an objective lens 19, through the objective lens 19 mounted in the scope distal portion 17. The CCD 21 photo-electrically converts and accumulates this object image as charges.

The charges in the above-described CCD 21 are read out upon application of a CCD drive signal produced by a CCD driver 22 in the video processor 5. The signals thus read out are current amplified by a buffer amplifier 23 and transmitted to a preprocessing circuit 25 in the video processor 5 via a transmission cable 24 introduced through a cord extended out from the scope 2, more specifically, out from the insertion section 7 and operation section 8.

In this preprocessing circuit 25, a base-band signal is extracted from a signal produced from the CCD 21 in synchronous with a CCD drive signal horizontal transfer clock. The extracted signal is subjected to gamma correction by a gamma circuit (not shown) in the preprocessing circuit 25. The gamma-corrected signals are then converted to digital signals by an analog to digital converter (A/D converter) 26. In response to a control signal from the control section 28, the digital signals are sequentially written in R, G, and B memories 27R, 27G, and 27B, respectively, for synchronization.

For instance, signals produced by the CCD 21 under red illumination light passed through the red color transmission filter 15R are written in the R memory 27R.

The signals temporarily written in these memories 27R, 27G, and 27B are simultaneously read out to be synchronized digital R, G, and B signals, respectively. The digital R, G, and B signals are then converted to standard analog R, G, and B

signals, respectively by digital to analog converters (D/A converters) 29R, 29G, and 29B, respectively. The analog R, G, and B signals are then applied to enhancement circuits 31R, 31G, and 31B for improvement of visual sharpness. After edge enhancement by the enhancement circuits, the signals are transmitted via buffer amplifiers 32R, 32G, and 32B, respectively to a color monitor 6 for color representation of the object image.

The control section 28 receives synchronizing signals from a synchronizing signal generator 33 for timing control of the analog to digital conversion by the A/D converter 26, the read/write operation by the memories 27R, 27G and 27B, the digital to analog conversion by the D/A converter 29R, 29G, and 29B, the rotation of the motor 13, and the drive signal output from the CCD driver 22.

In electronic endoscope systems including the prior art shown in FIG. 15, the electronic scope 2 is typically inserted into a body cavity to diagnose and treat various sites therein using surgical instruments or other desired means. The diameter of its distal end and the length of its rigid section are required to be smaller and shorter in order to fully show their abilities. Thus the size of a solid-state imaging device to be used is limited, which in turn limits the number of pixels of the solid-state imaging device. In addition, for better display of patient data and other required information, the object image formed by the solid-state imaging device is not shown on the entire screen of the observation monitor. The size of the image displayed is reduced to about one-half of that of the image normally displayed in the prior art, as shown in FIG. 16. In this drawing, the above-mentioned patient data and other information are simultaneously presented on the left side of the screen.

In this prior art, a so-called field-sequential color television system is used in which a black-and-white (monochrome) solid-state imaging device (specifically the CCD 21) is used to be exposed to irradiation of the primary colors in a red, green and blue, sequence, so that it is desired to increase the quantity of illumination light by the frame per field by making the period of illumination longer, in order to secure a distance range in which a user is allowed to view the object under a suitable brightness. Thus, the signals are read out from the CCD 21 at high speed to shorten the period of readout, while the signals temporarily written in and read out of the R, G, and B memories 27R, 27G, and 27B for synchronization at a standard video signal speed.

FIG. 17 shows a transmission system of the output signals of the CCD 21 in the scope 2 shown in FIG. 15.

The distance of transmission cable 24 from the scope distal end portion 17 to the video processor (system body) is typically about 2 m to about 3 m. To achieve the transmission therebetween while preventing deterioration in the characteristics as little as possible, a coaxial cable 24 is used. To drive the coaxial cable 24 required is the buffer amplifier 23 provided closely adjacent to the CCD 21, which comprises an emitter follower connected transistor 34 and an emitter resistor R1.

The CCD 21 has a signal output terminal connected to a base of the transistor 34. A power supply terminal of the CCD 21 and a collector of the transistor 34 are connected via a power supply line 35 to a power supply terminal +Vcc of a power supply circuit (not shown).

The above-mentioned coaxial cable 24 typically has a characteristic impedance of about 50 ohm to about 75 ohm. Resistance R between the emitter and one end of the coaxial cable 24 and resistance R between the other end of the coaxial cable 24 on the video processor 5 side and a ground are matching resistance.

It is required to provide electric current of several to several tens of milliamperes to the transistor 43 comprising the buffer amplifier 23, in order to transmit via the 50 ohm to 75 ohm cable 24 the output signal of the CCD 21 which characteristically has a bandwidth of several MHz. The power consumption due to this electric current is the sum of consumption by the transistor 34 and the emitter resistance R1, that is:

$$P = I_c \times V_{ce} + I_e \times R_1$$

(Wherein I_c is the current flowing in the collector of the transistor 34; V_{ce} is the voltage between the collector and the emitter; and I_e is emitter current of the transistor.) Heat thus generated causes the temperature rise in the CCD 21 disposed closely adjacent to the transistor 34 and emitter resistance R1.

[Problems to be solved by the Invention]

The prior art has some disadvantages over the present invention. To be more specific, with increase in temperature, dark current is normally increased in the solid-state imaging device such as CCD 21, resulting in deterioration in the quality of image. The operation guaranteed temperature is about 55 degrees C or so, as absolute maximum rating. Especially when there are used a plurality of horizontal transfer solid-state imaging devices having a greater number of pixels, a plurality of the above-described buffer amplifier 23 circuits are required. This may result in surpassing the upper temperature limit range of the absolute maximum rating.

In the prior art system, as described above, a greater amount of heat generation by the buffer amplifier 23 for driving the transmission cable 24 may lead to serious damages to the system: deterioration in the quality of image due to the increase in dark current; and shorter life due to surpassing the upper temperature limit range of the absolute maximum rating.

With special attention to these problems, the present invention is made to provide a low power imaging apparatus which secures the characteristics relative to transmitted signals and which reduces the amount of heat by a buffer means of a solid-state imaging device.

[Means for Solving the Problems and Effects]

According to the present invention, in an imaging apparatus including a solid-state imaging device, a buffer means in the vicinity of the imaging device, and a signal transmission cable for transmitting signals after current amplification by the buffer means to the side of a signal processing means, there is provided a

power consumption reduction means for reducing the power consumption of the aforementioned buffer means during a period of non-readout wherein no signal readout from the solid-state imaging device takes place, whereby the power consumption by the buffer means is reduced so as to prevent temperature rise in the solid-state imaging device and to decrease the dark current.

[Embodiments]

Detailed description of the present invention will be now made, referring to the drawings in which:

FIGS. 1 through 5 are related to a first embodiment of the present invention, in which:

- FIG. 1 shows a main area of a signal transmission system of the first embodiment;
- FIG. 2 shows a general configuration of the first embodiment;
- FIG. 3 is a schematic representation of an internal configuration of a CCD;
- FIG. 4 shows an example configuration of a switch circuit; and
- FIG. 5 is to explain the operation of the first embodiment.

Referring also to the example prior art in FIG. 15, an electronic endoscope system 41 as an imaging apparatus of the first embodiment, as shown in FIG. 2, has the buffer amplifier 23 with its power supply terminal connected via a power supply line 42 extended through the scope 2 to one end of a switch circuit 43 provided in the video processor 2. The other end of the switch circuit 43 is connected to the power supply terminal Vcc of a power supply circuit (not shown). The switch 43 is turned on/off for instance by a switching control signal from the control section 28.

In this embodiment, a CCD 44 is used in place of the CCD 21 shown in FIG. 15. FIG. 3 schematically shows an internal configuration of the CCD 44.

As described in the prior art section herein, a solid-state imaging device for forming an image (CCD 44 in this embodiment) is required to be housed in the thin and short scope distal end portion 17. The CCD 44 shown in FIG. 3 is used in this embodiment in terms of its smaller size and other advantages.

The CCD 44 consists of a single layer structure of electrodes due to its virtual phase structure. In addition, it is made using a unique technique without the necessity of an overflow drain (OFD) for blooming protection. In this manner, this CCD 44 is smallest in the currently realized image sensors. Furthermore, it has an advantage in that the increase in dark current due to temperature rise is smaller compared to other type of CCDs.

In FIG. 3, an image area has the capability of photoelectric conversion and charge accumulation and the one of parallel transfer, so that each group of pixels in one line in a horizontal (lateral) direction is transferred in a vertical direction upon application of a parallel transfer clock, phi p, and charges corresponding to pixels in the lowest one line are transferred to a serial register. The charges transferred by the serial register are converted pixel by pixel to voltage signals by a charge detection circuit 50 upon application of a serial transfer clock, phi s. The voltage signals are sequentially transmitted out from a signal output terminal to the base

of the transistor 34 comprising the buffer amplifier 23.

It is noted that the image area is provided with a shaded dark reference area for providing a black level reference value.

It is also noted that in the image area, blooming is prevented by an anti-blooming signal, phi ABG.

The parallel transfer clock, phi p, is also applied to a gate for transferring the remaining charges in the serial register to a dump drain.

The charge detector circuit 50 of the aforementioned CCD 44 is provided with a power supply terminal connected to the power supply line 35 to which supply voltage +Vcc is applied, and with a substrate connected to a ground.

FIG. 1 shows a configuration of a signal transmission system for transmitting signals produced by the CCD 44 in the first embodiment to the video processor 5 side. (FIG. 3 shows a sending end side of the first embodiment.)

In the transmission system shown in FIG. 1, the CCD 44 is used in place of the CCD 21 in the transmission system shown in FIG. 17, with the collector of the transistor 34 being connected to the power supply terminal Vcc via the switch circuit 43.

The aforementioned switch circuit 43 can be comprised of for instance a bipolar transistor 51 and a resistor 52 shown in FIG. 4(a). Alternatively, it can be comprised of a field effect transistor (FET) 53 shown in FIG. 4(b).

The transistor 51 has a collector connected to the power supply terminal Vcc, an emitter connected via the power supply line 42 to the collector of the transistor 34 comprising the buffer amplifier (23), and a base connected via the resistor 52 to the control section 28. The control section 28 transmits a control signal (shown in FIG. 5(d)) in synchronous with the period of signal readout (shown in FIG. 5(c)). In response to the control signal, the transistor 51 is turned on or off to start or stop power supply to the buffer amplifier 23 (more specifically, the transistor 34 in the buffer amplifier 23), respectively.

To be more specific, the transistor 51 is turned on during the periods of signal readout so as to allow supply power to the transistor 34, so that the buffer amplifier 23 is capable of functioning (the function of current amplification in a manner that signals are allowed for transmission via the coaxial cable 24 to a receiving end side). The transistor 51 is turned off during periods other than the periods of signal readout (referred as the periods of non-readout), so that power supply is stopped. During the periods of non-readout, no electric current flows between the collector and emitter in the transistor 34, so that the power consumption by the buffer amplifier 23 becomes substantially zero.

When the switch circuit 43 is made using the FET 53 shown in FIG. 4(b), an n-channel enhancement-mode MOS FET for instance has a drain connected to the power supply terminal Vcc, a source connected via the power supply line 42 to the buffer amplifier 23, and a gate connected to the control section 28, of which control signal causes the source and the drain to be connected/disconnected. A Junction FET can be used

for the input/output of the control signal.

Other components are similar to those in the example prior art shown in FIG. 15. In the drawings, the like components are denoted by the same reference numerals. Effects of the first embodiment will be now discussed.

In the first embodiment, which is the field-sequential electronic endoscope system 41, the control color filter 13 is rotated by the motor 13 in synchronous with the vertical synchronizing signal, as shown in FIG. 15(a), so that the object to be imaged is sequentially illuminated by the R, G, and B color light passed through the color transmission filters 15R, 15G, and 15B, respectively, and thereby charges of the component images under the respective color light are accumulated in the CCD 44. This is represented by R exposure, G exposure, and B exposure in FIG. 5(b). Each shade period wherein the color transmission filters 15R, 15G, and 15B are not interposed in the illumination light path, falls on each signal readout period wherein charges accumulated in the CCD 44 are read out, as shown in FIG. 5(c). The charges are read out from the CCD 44 in response to the drive signal from the CCD driver 22.

FIG. 5 shows when the number of the exposure periods is substantially equal to that of the signal readout periods, that is, each of the total of the exposure periods and the total of the signal readout periods occupies substantially 50 percentages of the entire periods wherein both periods are combined.

Synchronized with the above-described signal readout period, the control section 28 applies the control signal shown in FIG. 5(d) to the switch circuit 43 to turn it on only during the signal readout periods, which in turn causes power to be supplied to the buffer amplifier 23. The signal read out from the CCD 33 is current amplified by the buffer amplifier 23 for conversion to low impedance, then transmitted via the coaxial cable 24 to the preprocessing circuit 25, which is connected to the receiving end. The signal thus transmitted is processed by the signal processing section 4 for conversion to a standard video signal, which is transmitted to the color monitor 6 for color representation of the object image.

When the signal readout period is changed to the exposure period (or signal non-readout period), the switch circuit is turned off, so that power supply to the buffer amplifier 23 is stopped. As a result, the power consumption in the buffer amplifier 23 becomes substantially zero in this period. Since the length of the signal readout period is almost equal to that of the signal non-readout period, the power consumption in the buffer amplifier 23 is reduced to approximately one-half of that in the buffer means in the example prior art and the calorific value is decreased to almost one-half as in the power consumption.

Since the calorific value in the buffer amplifier 23 is significantly reduced, temperature rise due to heated CCD 44 is effectively prevented especially when the buffer amplifier 23 and the CCD 44 are closely disposed in a small space.

According to the first embodiment, therefore, increase in the dark current in the CCD 44 is prevented. Also prevented is deterioration in the video signal. As

as a result, the system produces an image with an enhanced signal-to-noise ratio. Furthermore, since the temperature rise is deterred, the CCD 44 is kept from being heated to be higher than the maximum rating, so that the CCD 44 is precluded from heat damage and from shortening of its life.

Stopping of the power supply to the buffer amplifier 23 causes no trouble in the signal non-readout periods, since there is no need for signal transfer. It should be noted, however, that when the signal non-readout period is switched to the signal readout period, or vice versa, for instance, transient may occur in the power voltage supplied to the buffer amplifier 23, resulting in spike-like noise in transmitted signals. In such a case, the control signal should be activated a little before the signal readout period starts, and when the signal readout period is completed, it should be kept activated until a little time has passed. In this manner, signal acquisition is not carried out even when the spike-like noise is generated in the transmission system, thus causing no trouble.

Alternatively, the switch circuit 43 may be provided at its loading side terminal with an integration circuit 55 comprising a resistor 55a and a capacitor 55b for preventing generation of the spike-like noise, as shown in FIG. 6. In this case, the control signal in FIG. 5(d') may be used for the switch circuit 43, or alternatively, the rise time may be set at a position as in FIG. 5(d') and the fall time be matched with the one in FIG. 5(d).

FIG. 7 shows an imaging system and a buffer means in a second embodiment of the present invention.

In the second embodiment, CCD 61 shown in the FIG. 7 is used in place of the CCD 44 in the first embodiment shown in FIG. 2, and a buffer amplifier 62 suitable to the CCD 61 is used.

The CCD 61 shown in FIG. 7 is a CCD of the same virtual phase structure as the CCD 44 (shown in FIG. 3) and having much more pixels. In general, the time for illuminating the object in the body cavity is determined by the time for readout from the CCD in the field-sequential electronic endoscope system. The readout time directly affects the brightness of the system. The CCD 61 of the present embodiment is provided with two serial resistors comprising first and second serial resistors in order to shortening the readout time even though the CCD 61 has a greater number of pixels.

The odd-and-even-pixels-in-each-line-in-the-image-area-are-transferred-to-the first and second serial resistors, and then sequentially serial-transferred by serial transfer clocks phi sA and phi sB, via charge detector circuits 50A and 50B, through signal output terminals OUTA and OUTB, to first and second buffer amplifiers 12A and 12B, respectively.

The aforementioned first and second buffer amplifiers 12A and 12B have the same circuit configuration. The buffer amplifier 62 is made by two sets of the buffer amplifier 23 circuits of the first embodiment.

The collectors of the transistors 34A and 34B comprising the first and second buffer amplifiers 12A and 12B, respectively, are connected, and then connected via

the power supply line 42 to one end of the switch circuit 43 in the video processor 5. The other end of the switch circuit 43 is connected to the power supply terminal Vcc.

The switch circuit 43 is turned on/off in response to the control signal from the control section 28 as in the first embodiment.

In the second embodiment, due to the use of the two serial registers, the readout time is reduced to one-half of the readout time when one serial register is used, the illumination period (exposure period) being thereby made longer, resulting in production of a brighter image with an enhanced signal-to-noise ratio.

Since the two serial registers are provided, the first and second buffer amplifiers 23A and 23B are required. Accordingly, the power consumption or calorific value by the two buffer amplifiers 23A and 23B becomes twice that of one buffer amplifier.

In this embodiment, the respective collectors of the transistors 34A and 34B comprising the first and second buffer amplifiers 12A and 12B, respectively, are connected via the switch circuit 43 to the power supply terminal Vcc. The switch circuit 43 is turned on at least during the signal readout periods for power supply, while it is turned off during the non-readout periods to stop power supply, thereby reducing the calorific value.

The signals amplified by the aforementioned respective buffer amplifiers 23A and 23B are applied via the respective coaxial cables 24A and 24B to the signal processing section in the video processor 5.

The signal processing section of this embodiment has for instance two preprocessing circuits (not shown). Each preprocessing circuit produces a base-band signal. The signals from both circuits are added after sample and hold, wherein the sample-and-hold timing is shifted by the half of a pixel to generate a pixel signal for one line, which is temporarily written in each of the memories 27R, 27G, and 27B through the A/D converter 26 shown in FIG. 2.

The rest of the components are configured in the same manner as in the first embodiment.

According to the second embodiment, the temperature rise due to increase in calorific value and the increase in dark current, which is especially remarkable when the CCD has much more pixels, is conveniently prevented.

The switch circuit 43 in the first and second embodiments is not limited to the one shown in FIG. 4, but a general-use IC analog switch can be used. If voltage drop by resistance with the switch circuit 43 turned on causes some trouble, a mechanical relay having electric contacts may be used.

FIG. 8 shows an electronic endoscope system of a third embodiment of the present invention.

The third embodiment comprises a simultaneous electronic endoscope 2' having a CCD 73 therein with a mosaic filter 72 attached thereto; a video processor 5' comprising a light source section 3' for emitting white light and a simultaneous signal processing section 4'; and a color monitor 6.

The aforementioned light source section 3' provides white light of the light source lamp 11 to the light guide 9 through a condenser lens 16. The object illuminated by the white light transmitted by the light guide 9 is imaged by the CCD 73 through the objective lens 19. This optical image is passed through a color separation filter for optical color separation.

In this manner, the drive signal from the CCD driver 22 causes signal readout from the CCD 73. This signal is applied via the buffer amplifier 23 and the coaxial cable 24 to a brightness signal generation circuit 74 and a color signal generation circuit 75 to generate a brightness signal Y and color difference signals R-Y and B-Y, respectively. The brightness signal Y is added to a character signal from a character signal generation circuit 77 by a mixer 76. The resulting signal is applied to an encoder 78, together with the color difference signals R-Y and B-Y and the synchronizing signal, to be converted to a composite video signal, which in turn is applied to the color monitor 6.

In this embodiment, the lamp 11 is normally turned on, so that the object is normally illuminated through the light guide 9. Therefore, the CCD 73 used in this embodiment is an interline transfer CCD provided with a vertical transfer register in its image area. The CCD 73 is also a type that allows vertical transfer by the field.

In the third embodiment, as shown in FIG. 9(a), an endoscope image 81 is displayed in the center of the right side of the monitor screen. Patient data and other desired information can be displayed on the left side or any other appropriate area of the screen, via the character signal generation circuit 77.

As in the case of the first embodiment, the switch circuit 43 controls the power supply to the buffer amplifier 23 that amplifies the CCD 73 output signal.

In this embodiment, the CCD 73 is normally exposed to the radiation as shown in FIG. 10(b).

Meanwhile, synchronized with a vertical synchronizing signal shown in FIG. 10(a), a drive signal for signal readout for one field is applied to the CCD 73 at time T1 when the endoscope image 81 (in FIG. 9(a)) is displayed. The time T1 approximately corresponds to T1 in FIG. 9(b). Output of the drive signal is stopped at time T2 when the display of the endoscope image 81 is completed. The signal readout period shown in FIG. 10(c) is from T1 to T2. Synchronized with the signal readout period, the control signal is transmitted as shown in FIG. 10(d) to cause power to be supplied to the buffer amplifier 23. The resultant output signal of the CCD 73 is amplified and then transmitted to the receiving end side via the coaxial cable 24.

During the non-readout period wherein the aforementioned signal readout does not take place, the control section stops transmitting the control signal to the buffer amplifier 23, thereby no power supplied to the buffer amplifier. Accordingly, its power consumption becomes nearly zero in this period.

Even in the aforementioned non-readout period, signals related to information such as patient data are transmitted for display on the monitor screen as shown in FIG. 9.

The third embodiment yields nearly the same effects as the first embodiment.

As discussed in the section herein describing about the first embodiment, if upon transmission of the control signal in synchronous with the signal readout period, the spike-like noise occurs in the transmitted signal, it can be suppressed as shown in FIG. 10(d').

The monitor displays the endoscope image 81 on its right side in the horizontal direction, as can be seen in FIG. 9(a). In other words, the CCD 73 transmits the video signals corresponding to the endoscope image 81 during the latter half of each horizontal retrace period, but not during the first half of the period.

Accordingly, the control signal can be transmitted only during the readout period (from t1 to t2) as shown in FIG. 9(d) wherein the video signals corresponding to the endoscope image 81 are allowed to be actually transmitted out from the CCD 73, even during the period for transmitting the control signal shown in FIG. 10(d).

If the video signal is adversely affected by the spike-like noise with the control signal output in synchronous with the signal readout period, the control signal output period may be extended as described above, or alternatively a control signal that rises and falls more slowly as shown in FIG. 9(d') may be transmitted to suppress the spike-like noise.

FIG. 11 shows a main area of a fourth embodiment of the present invention.

Each of the above-described embodiments requires the power supply lines 35 and 42 for the CCD (44, 61, 73) and the buffer amplifier (23, 62), and these power supply lines 35 and 42 need to be inserted through the scope. The emitter resistance R1 of the buffer amplifier (23, 62) is provided near the CCD (44, 61, 73), thereby producing the power consumption $I_e \times R1$ by the R1.

These two problems are solved by the fourth embodiment.

For example, the emitter resistance R1 in the first embodiment is disposed to the receiving end side in the video processor 5 (the resistance is now referred as R1') in order to prevent the heat resulting from the power consumption in the resistance R1' from affecting the CCD 44. The resistance R1 is provided in series with the switch circuit 43 in order to remove the power supply line 42 in the first embodiment.

To be more specifically, the receiving end of the coaxial cable 24 is grounded via the serial circuit consisting of the switch circuit 43 and the emitter resistance R1'. The connection point of the switch circuit 43 and the emitter resistance R1' is connected via a direct current prevention capacitor C1 to the input terminal of the preprocessing circuit 25.

Meanwhile, the collector of the transistor 34 comprising the buffer amplifier 23 is connected to the power supply line 35.

The rest of the components are configured in the same manner as in the first embodiment.

According to the configuration of the fourth embodiment, the CCD 44 output signal is converted to low impedance by the transistor 34 comprising the buffer amplifier 23 during the signal readout period. It is then transmitted via the coaxial cable

24 and the switch circuit 43 to a passive element consisting of the resistance R_1 , the capacitor C_1 , and a resistance R . The R_1' , which corresponds to the emitter resistance R_1 in the first embodiment, is to flow direct bias current for linear operation of the buffer amplifier.

The capacitor C_1 in series with this resistance R_1 and the resistance R , on the other hand, are to serve as an alternating element, that is, a terminal resistance (terminal element) for receiving the CCD 44 output signal.

In this embodiment, the power supply to the buffer amplifier 23 is substantially controlled by turning on/off the switch circuit 43 provided on the receiving end of the coaxial cable 24 which is used not only for signal transmission but also for a bias current flowing path on the video processor 5 side, so as to require only one power supply line 35. Thus, with the switch 43 turned on, the buffer amplifier performs its original function; with the switch 43 turned off, the power supply to the buffer amplifier is substantially stopped.

Accordingly, the fourth embodiment has the effect of improving the above-described two problems, in addition to the effects of the first embodiment.

It is apparent that the fourth embodiment is also applied to the other embodiments, although it has been applied to the first embodiment.

FIG. 12 shows a main area of a fifth embodiment.

To be much stricter, when the power supply is controlled with respect to the signal readout period, the buffer amplifier (23, 62) in the previously described embodiments may show transient behavior different from its normal operation upon turning on/off the switch, affecting the signals read out from the CCD (44, 61, 73).

Referring also to the fourth embodiment shown in FIG. 11, the fifth embodiment is configured in a manner that the switch 43 is disposed between the resistor R_1' and a ground with a resistance R_2 positioned in parallel with the resistor R_1' and the switch circuit 43, wherein the resistor R_2 has a larger resistance value than the resistor R_1' .

In this configuration, during the non-readout period, the switch circuit 43 is turned off as shown in FIG. 12, the bias current flowing in the resistor R_2 wherein $R_1' < R_2$.

During the signal readout period, on the other hand, the switch circuit 42 is turned on, the normal bias current flowing via the parallel combined resistance of resistance R_1' and R_2 to suppress the transient upon turning on/off of the switch circuit 43.

As obviously seen from the above-described operation, resistance R_1' in FIG. 11 corresponds to the parallel combined resistance of R_1' and R_2 in FIG. 12.

Instead of making of such a configuration as shown in FIG. 12, the fourth embodiment shown in FIG. 11 is modified in a manner that the on/off condition of the switch circuit 43 is continuously changed.

The signal transmission may be achieved by using a fiber optic cable 91 as in

a sixth embodiment shown in FIG. 13, although electric signals are transmitted in the previously described embodiments.

The CCD 44 output signal is current amplified by an electric current boost circuit 92 from which it is applied to a light emitting device, such as an LED 93, for conversion from electric signals to light signals. The LED 93 light signals are collected by a lens 94 to be applied to one end of a fiber optic cable 91. The light signals pass through the fiber cable 91 to its other end connected to the video processor 5. The signals are collected by a lens 95 disposed in opposition to the other end of the cable 91 and received by a receiving optics, such as a phototransistor 96, for photoelectric conversion. The phototransistor 96 has a collector connected to the power supply terminal Vcc, and has an emitter, one end of which is grounded via a resistance r, and the other end of which is connected to the input terminal of the preprocessing circuit 25.

The power supply terminal of the electric current boost circuit 92 is connected via the power supply line 42, as in the case of the first embodiment, to the one end of the switch circuit 43 in the video processor 5.

The sixth embodiment has nearly the same effects as the first embodiment.

FIG. 14 shows a modified embodiment of the sixth embodiment in which the switch circuit 43 is disposed on the scope side and is driven via for instance a NAND gate 98 by transmitting a switching signal using lines 97a and 97b for the CCD 44 driving signal.

The aforementioned signal lines 97a and 97b transmit for instance vertical and horizontal transfer clock signals. When driving the CCD 44, they are signal lines which do not have the period when both signals are high. The signal lines 97a and 97b are connected via a selector switch 99 to the CCD driver 22 and the power supply terminal Vcc (via resistors r1 and r2) in the video processor 5. During the signal readout period, the control section transmits a control signal to cause the selector switch 99 to be switched over to the driver 22 side. Since neither of the signal lines have the period wherein the signals are at the "H" level in this condition, the NAND gate 98 output is high, the switch circuit 43 held "on" condition, the power thereby supplied to the current boost circuit 92.

During the signal non-readout period, on the other hand, the selector switch 99 is switched over to the power supply terminal side Vcc side. The NAND gate 98 output then becomes low, and the switch circuit 43 is turned off. As a result, the power consumption in the current boost circuit 92 reaches nearly zero.

According to the modified embodiment, the power supply line 42 can be omitted.

In each field-sequential color television system embodiment, the control signal for turning on/off the switch circuit 43 may be generated upon transmission of a sensor (not shown) for detecting the period of illumination to the rotation color filter 14.

The above-described embodiments can be partially combined to make different embodiments.

The present invention can also be applied to a fiber scope externally provided

with a television camera which is mounted on an ocular portion of the fiberscope.

When applied to any television camera provided with a buffer means, the present invention also offers an advantage in that the power consumption in the buffer means is reduced.

The present invention can be applied not only to a line transfer device, such as the CCDs 44 and 61 of the first and the second embodiments, respectively, but also to interline transfer or frame transfer devices. Furthermore, its application is not limited to CCDs, but to other solid-state imaging devices such as BDD.

[Effects of the Invention]

As described above, according to the present invention, there are provided a reduction means for reducing the power supplied to a buffer means provided in the vicinity of a solid-state imaging device by a means, such as turning on/of a switch, and a control means for controlling the reduction means, so that the power consumption in the buffer means is reduced during the period wherein no signal readout from the solid-state imaging device takes place. In this manner, the temperature rise of the solid-state imaging device is deterred, which in turn prevents adverse effects due to this temperature rise.

4. Brief Description of the Drawings

FIGS. 1 through 5 are related to the first embodiment of the present invention: wherein FIG. 1 is a schematic block diagram of the signal transmission system of the first embodiment; FIG. 2 shows a general configuration of the first embodiment; FIG. 3 is a schematic representation of the internal configuration of the CCD; FIGS. 4(a) and (b) are circuit diagrams, each of which shows an example configuration of the switch circuit; and FIG. 5 is to explain the operation of the first embodiment;

FIG. 6 is a circuit diagram showing the area in the vicinity of the switch circuit in the modified embodiment of the first embodiment;

FIG. 7 is a block diagram showing the area in the vicinity of the imaging means in the second embodiment of the present invention;

FIGS. 8 through 10 are related to the third embodiment of the present invention: wherein FIG. 8 shows the entire configuration of the third embodiment; FIG. 9 is an explanatory drawing showing the monitor screen and so forth; and FIG. 10 is an explanatory drawing for explaining the operation;

FIG. 11 is a schematic block diagram of the signal transmission system of the fourth embodiment of the present invention;

FIG. 12 is a circuit diagram showing the area in the vicinity of the receiving end of the signal transmission system of the fifth embodiment of the present invention;

FIG. 13 is a block diagram showing the signal transmission system area of the sixth embodiment of the present invention;

FIG. 14 is a block diagram showing the main portion of the modified example of the sixth embodiment;

FIG. 15 shows the entire configuration of the example prior art;

FIG. 16 is an explanatory drawing to show the example monitor display of the

減化である利点を有する。

尚、本発明は第1及び第2実施例のCCD44.6.1のようなライン伝送タイプのCCDに限らず、インターライン伝送タイプとかフレームトランスペアタイプにも適用できる。又、CCDに限らずBDDその他の固体攝像素子の場合にも適用できる。

以上述べたように本発明によれば図体黒ぬ栗子の周辺部に配置されるバッファ手段に供給される電力をスイッチのON/OFFまで低減化する低減化手段と、その低減化手段を制御する制御手段とを用けて図は黒ぬ栗子から信号送り出しを行わない期間、バッファ手段での電力消費を低減化するようしているので、図体黒ぬ栗子の温度上昇を防ぎ、この過度上昇に伴う悪影響を防止できる。

2. 国の国事な文明

第1回ないし第5回は本発明の第1実施例に係り、第1回は第1実施例における CCD 出力信号の伝号伝送系の構成図、第2回は第1実施例の全体構成図、第3回は CCD の構造の内部構成

24-回路ケーブル	34-トランジスター
35.42-電源部	43-スイッチ回路
41-電子内視鏡装置	
44-CCD	

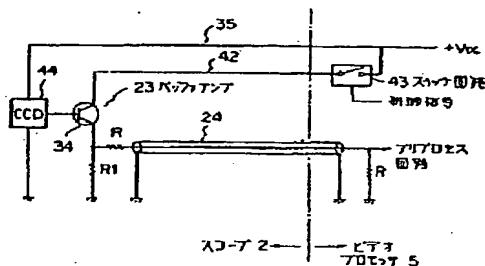
代理人弁理士伊藤達

猶原半3-289779(10)

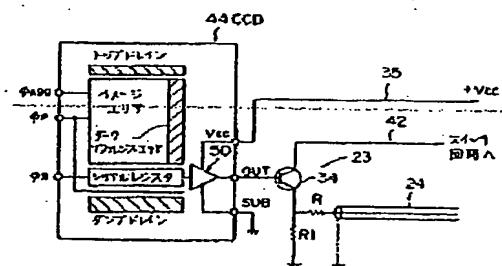
四、第4図(b)、(b)はスイッチ回路の貯蔵形構成を示す四端図、第5図は第1実施例の動作説明図、第6図は第1実施例の变形例におけるスイッチ回路周辺部を示す回路図、第7図は本発明の第2実施例における施設手段周辺部を示す構成図、第8図ないし第10図は本発明の第3実施例に係り、第8図は本発明の第3実施例の全体構成図、第9図はモニタ画面表示を示す説明図、第10図は動作説明図、第11図は本発明の第4実施例における信号伝送系の概略構成図、第12図は本発明の第5実施例における信号伝送系の受電部周辺部を示す構造図、第13図は本発明の第6実施例における信号伝送系部分を示す構成図、第14図は第6実施例の变形例の主要部を示す構成図、第15図は貯蔵部の全体構成図、第16図は從来例におけるモニタ表示部を示す説明図、第17図は貯蔵部における信号伝送系の概略構成図である。

2-電子スコープ	3-光原田
4-ビターフラッシュ	5-ビデオプロセッサ
6-カラーモニタ	23-バッファアンプ

第 1 図

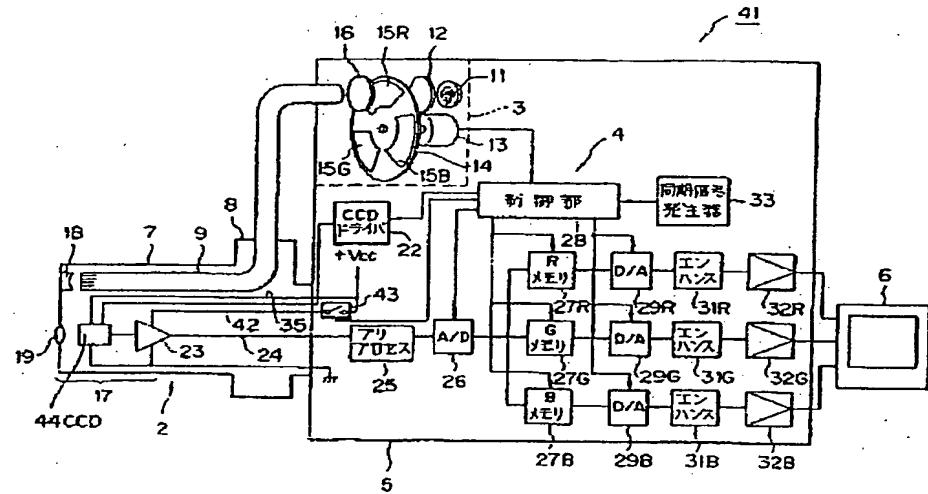


第3圖

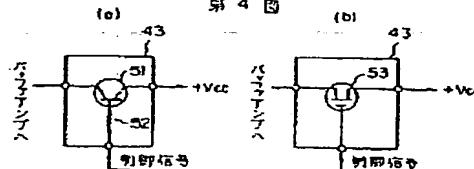


蜀风半3-284779 (11)

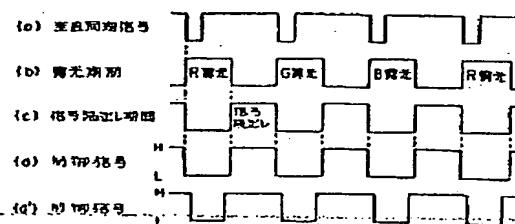
第 2 図



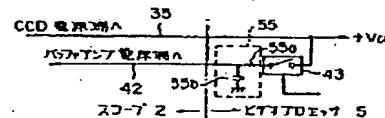
第 4 四



第 5 題

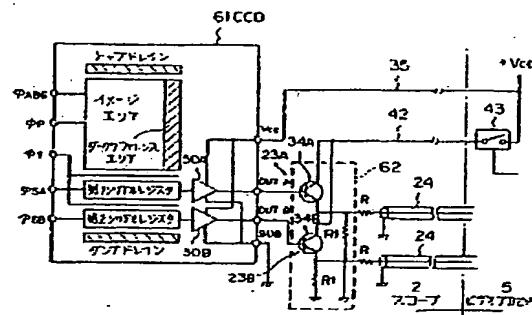


第 5 回

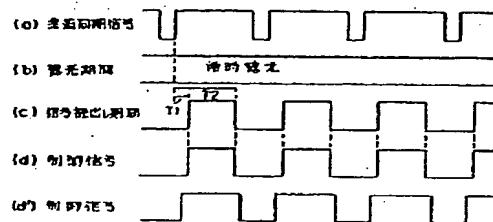


35開平3-289779 (12)

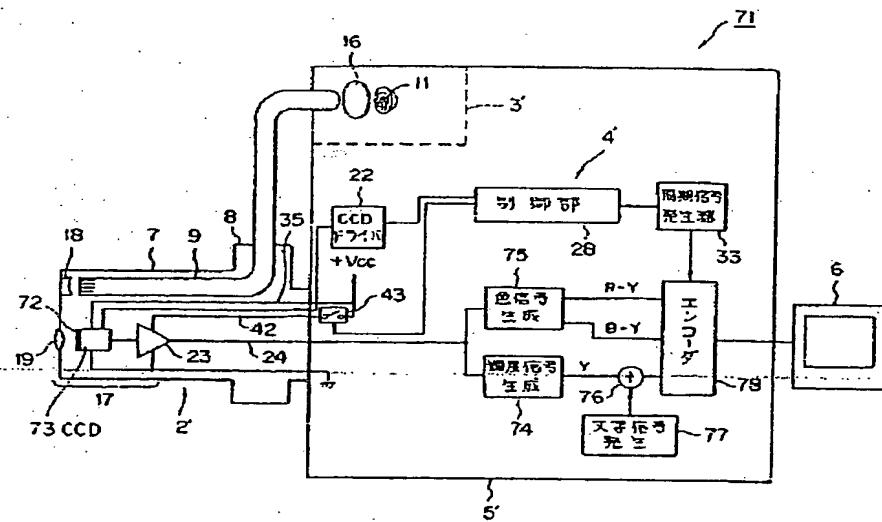
第 7 页



第 10 页

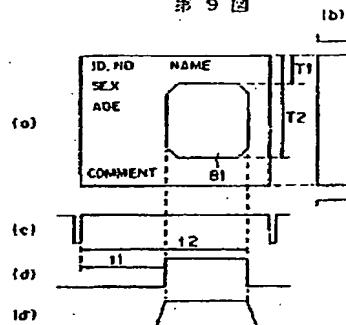


第一回

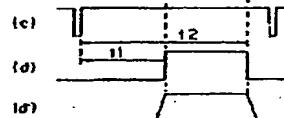


特開平3-269779 (13)

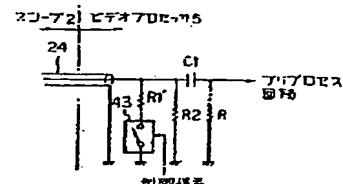
第 9 図



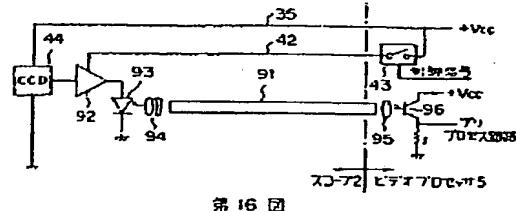
第 10 図



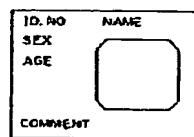
第 12 図



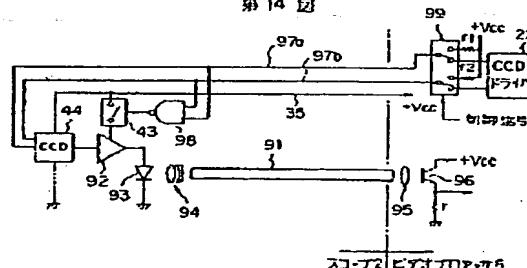
第 13 図



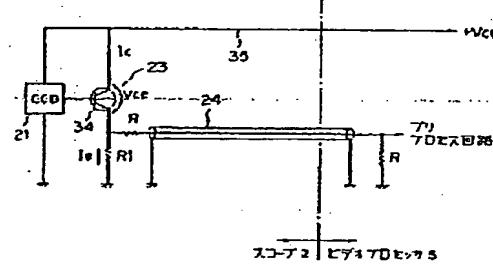
第 16 図



第 14 図



第 17 図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.